

대한민국 특허청
KOREAN INTELLECTUAL
PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0046865
Application Number

출원년월일 : 2002년 08월 08일
Date of Application
AUG 08, 2002

출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s)
LG.PHILIPS LCD CO., LTD.



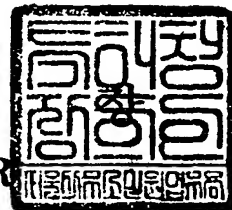
2003 년 05 월 21 일

특

허

청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0007
【제출일자】	2002.08.08
【국제특허분류】	H05B 33/00
【발명의 명칭】	유기 전계 발광 표시소자 및 그 제조방법
【발명의 영문명칭】	ORGANIC ELECTRO- LUMINESCENT DISPLAY DEVICE AND FABRICATING METHOD THEREOF
【출원인】	
【명칭】	엘지 .필립스 엘시디 주식회사
【출원인코드】	1-1998-101865-5
【대리인】	
【성명】	박장원
【대리인코드】	9-1998-000202-3
【포괄위임등록번호】	1999-055150-5
【발명자】	
【성명의 국문표기】	박재용
【성명의 영문표기】	PARK, Jae Yong
【주민등록번호】	681112-1894818
【우편번호】	431-070
【주소】	경기도 안양시 동안구 평촌동 꿈마을 건영아파트 305동 701호
【국적】	KR
【취지】	특허법 제42조의 규정에 의하여 위와 같이 출원합니다. 대 리인 원 (인) 박장
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	5 면 5,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	0 항 0 원
【합계】	34,000 원



1020020046865

출력 일자: 2003/5/22

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 유기 전계 발광 표시소자 및 그 제조방법에 관한 것으로, 게이트 신호를 인가하기 위한 주사 신호 입력부와, 데이터 신호를 입력하기 위한 데이터 신호 입력부와, 구동용 박막트랜지스터에 일정 전압을 인가하기 위한 파워 입력부와, 실제 발광이 이루어지는 어레이부와, 상기 어레이부의 전면에 걸쳐서 형성된 유기 발광소자의 캐소드 전극과, 접지 콘택홀을 통하여 상기 캐소드 전극과 연결된 접지부(ground) 및 상기 캐소드 전극의 하부에 형성되고 상기 접지 라인 및 캐소드 전극이 중첩되는 영역을 제외한 캐소드 전극의 나머지 영역에 형성된 플루오르화물(LiF) 또는 산화물(LiO₂)층을 포함하고 있다.

【대표도】

도 3

【명세서】

【발명의 명칭】

유기 전계 발광 표시소자 및 그 제조방법{ORGANIC ELECTRO- LUMINESCENT DISPLAY
DEVICE AND FABRICATING METHOD THEREOF}

【도면의 간단한 설명】

도 1은 일반적인 유기 전계 발광 표시소자의 개략적인 평면도.

도 2는 도 1의 I-I선의 단면도.

도 3은 본 발명에 따른 유기 전계 발광 표시소자를 도시한 평면도.

도 4는 단위 화소가 매트릭스 배치된 어레이부의 등가회로도.

도 5는 상기 유기 발광소자의 상세 단면도.

도 6은 도 4의 II-II의 절단면도.

도 7a내지 도 7f는 본 발명에 따른 유기 전계 발광 표시소자의 공정단면도.

*** 도면의 주요부분에 대한 부호의 설명 ***

102: 주사 신호 입력부 103: 데이터 신호 입력부

104, 204: 플루오르화물 또는 산화물층 105: 파워 입력부

106: 접지 콘택홀 107, 207: 접지 라인

108: 캐소드 전극 109: 화면 표시부

【발명의 상세한 설명】**【발명의 목적】****【발명이 속하는 기술분야 및 그 분야의 종래기술】**

- <13> 본 발명은 유기 전계 발광 표시소자에 관한 것으로, 특히 화질 저하를 방지하기 위한 유기 전계 발광 표시소자 및 그 제조방법에 관한 것이다.
- <14> 정보 통신과 컴퓨터의 발달에 의해 고도 정보화 사회가 실현되고 있는 현재, 많은 표시소자가 실용화되고 있다. 텔레비전과 마찬가지로, 형광체에 전자총으로부터 전자를 쏘아 발광시키는 CRT(음극선관)는 데스크톱 컴퓨터용 디스플레이로서 세계적으로 연간 약 1억대의 수요가 있다. 또한, 노트북 컴퓨터용으로 많이 사용되어 온 액정 디스플레이(LCD)는 모니터용과 디지털 카메라용 등에도 용도를 확대하고 있다. LCD는 비발광 소자이므로, 백 라이트의 빛에 의해 화상을 표시하지만, CRT와 EL(Electro-Luminescence) 소자는 자기 발광 타입의 표시소자이다. 특히 EL 소자는 사용하는 형광성 화합물에 의해 무기 EL 소자와 유기 EL 소자로 나뉘어진다.
- <15> 현재 실용화되고 있는 무기 EL 소자는 교류로 동작하는 것이 많고, 휘도는 전압과 주파수에 의존한다.
- <16> 유기 EL 소자는 외부에서 전자와 홀(hole)을 주입하고, 그것들의 재결합 에너지에 의해 발광을 일으킨다.
- <17> 디스플레이로 응용했을 때 유기 EL 소자의 특징은 자기 발광형이기 때문에 액정 소자에 비해 시야각이 넓고, 콘트라스트도 높으며, 시인성이 뛰어나다. 또한 백 라이트가 불필요하기 때문에 박형, 경량화를 실현시킬 수 있고, 발광이 필요한 화소에만 전류를

보내면 되기 때문에 표시 내용에 관계없이 항상 백 라이트를 전면에 걸쳐 점등해야하는 LCD와 비교해서 소비 전력의 면에서도 유리하다. 또한, 직류 저 전압 구동이 가능하고, 응답 속도가 빨라 동화상 표시가 용이하여 현재 IMT-2000용 디스플레이로 주목받고 있다. 더욱이 유기 EL은 모두 고체로 이루어지기 때문에 진동에 강하며 사용 온도 범위 또한 넓다는 장점을 가지고 있다.

<18> 유기 전계 발광 표시소자는 일반적으로, 유리나 같은 투명기판 상에 캐소드 전극과 애노드 전극이 유기 발광층의 개재하에 서로 대향하여 배치되며, 그 캐소드 전극과 애노드 전극 사이에 인가되는 전압에 의하여 유기 발광층에서 빛이 발광하여 투과한다.

이때, 애노드 전극은 정공을 원활하게 공급함과 아울러 유기 발광층에서 발광된 빛이 잘 투과될 수 있도록 전기 전도성 및 빛의 투과도가 우수한 ITO(indium-tin-oxide) 박막을 스퍼터링 방법으로 형성하며, 캐소드 전극은 전자를 원활하게 공급할 수 있도록 일함수가 낮은 금속으로 형성한다.

<19> 따라서, 상기 애노드 전극과 캐소드 전극에 각각 (+), (-) 전압이 인가되면, 애노드 전극으로부터 주입되는 정공과 캐소드 전극으로부터 주입되는 전자가 유기발광층 내에서 재결합하여 빛이 방출된다.

<20> 한편, 유기 발광소자는 단위 화소가 매트릭스 형태로 배치되며, 각각의 단위 화소에 구비되는 박막 박막트랜지스터를 통해 단위 화소의 유기 발광층을 선택적으로 구동시킴으로써, 영상을 표시하게 된다.

<21> 도 1은 일반적인 유기 전계 발광 표시소자의 개략적인 평면을 나타낸 도면이다.

<22> 도면에 도시한 바와 같이, 유기 전계 발광 표시소자(1)는 크게 각 화소에 게이트 신호를 인가하기 위한 주사 신호 입력부(2)와, 데이터 신호를 입력하기 위한 데이터 신호 입력부(3)와, 구동용 박막트랜지스터에 일정 전압을 인가하기 위한 파워 입력부(5)와, 실제 발광이 이루어지는 어레이부(9)와, 상기 어레이부(9) 전면에 걸쳐서 형성된 유기발광소자의 캐소드 전극(8)과, 접지 콘택홀(6)을 통하여 상기 캐소드 전극(8)과 연결된 접지 라인(ground;7)을 포함하고 있다. 또한, 도면에 도시하지 않았지만, 상기 캐소드 전극(8)의 하부에는 캐소드 전극(8)과 동일한 패턴을 가지는 절연층으로써 캐소드 전극으로부터의 전자유입을 원활히 해주기 위한 플루오르화물(LiF) 또는 산화물(LiO₂)층을 포함하고 있다.

<23> 또한, 상기 캐소드 전극(8)과 접지 라인(7) 사이에는 절연막(미도시)이 개재되어 있다. 일반적으로, 캐소드 전극(8)은 진공증착 장비로 성막되기 때문에 막이 다공질(porous)이며, 경도가 약하고, 전기적 특성이 좋지 못하다. 이 때문에 접지 라인(7)은 스퍼터(sputter)를 사용한 저저항 배선막을 사용하게 된다. 따라서, 상기 캐소드 전극(8)과 접지 라인(7)은 동시에 형성되기 못하기 때문에 상기 절연막에 형성된 접지 콘택홀(6)을 통하여 캐소드 전극(8)과 접지 라인(7)이 연결된다.

<24> 도 2는 도 1의 I-I를 따라 절단한 단면을 나타낸 도면이다.

<25> 도면에 도시한 바와 같이, 그 단면을 보면, 투명한 기판(38) 상에 형성된 제 1절연막(37a) 위에 접지 라인(7)이 형성되어 있으며, 상기 접지 라인(7)은 제 2절연막(37b) 상에 형성된 접지 콘택홀(6)을 통하여 플루오르화물 및 산화층(4) 및 캐소드 전극(8)과 연결되어 있다. 상기 캐소드 전극(8)과 플루오르화물층 및 산화층(4)은 동일한 마스크를 사용하기 때문에 접지 라인(7)의 접지 콘택홀(6) 영역에도 플루오르화물층(4)이 형성된

다. 이때, 상기 플루오르화물 및 산화층(104)은 전기적으로 부도체이기 때문에 캐소드 전극(8)과 접지 라인(7) 사이에 저항역할을 하게되며 이는 화질을 저하시키는 요인으로써 작용하게 된다.

【발명이 이루고자 하는 기술적 과제】

<26> 따라서, 본 발명은 상기와 같은 문제점을 해결하기 위해서 이루어진 것으로, 본 발명의 목적은 플루오르화물(LiF) 또는 산화물(LiO₂)층 형성시 각각 다른 마스크를 사용함으로써, 접지 라인과 캐소드 전극층 사이의 플루오르화물(LiF) 또는 산화물(LiO₂)층을 제거하여 화질의 저하를 방지할 수 있는 유기 전계발광 표시소자 및 그 제조방법을 제공하는 데 있다.

<27> 기타 본 발명의 목적 및 특징은 이하의 발명의 구성 및 특허청구범위에서 상세히 기술될 것이다.

【발명의 구성 및 작용】

<28> 상기 목적을 달성하기 위한 본 발명에 따른 유기 전계발광 표시소자는 게이트 신호를 인가하기 위한 주사 신호 입력부와, 데이터 신호를 입력하기 위한 데이터 신호 입력부와, 구동용 박막트랜지스터에 일정 전압을 인가하기 위한 파워 입력부와, 실제 발광이 이루어지는 어레이부와, 상기 어레이부의 전면에 걸쳐서 형성된 유기 발광소자의 캐소드 전극과, 접지 콘택홀을 통하여 상기 캐소드 전극과 연결된 접지부(ground) 및 상기 캐소드 전극의 하부에 형성되고 상기 접지 라인 및 캐소드 전극이 중첩되는 영역을 제외한 캐소드 전극의 나머지 영역에 형성된 플루오르화물(LiF) 또는 산화물(LiO₂)층을 포함하고 있다.

- <29> 상기 화면 표시부에는 게이트 라인, 데이터 라인, 파워 라인, 박막트랜지스터 및 유기발광소자를 포함하고 있는 각각의 단위 화소들이 매트릭스 형태로 배치되어 있다.
- <30> 상기 유기발광소자는 전자수송층, 발광층, 정공 수송층 및 정공 주입층으로 구성된 유기 발광층과; 상기 전자 수송층과 접속하는 캐소드 전극과 정공 주입층과 접속하는 애노드 전극층 및 상기 전자 수송층과 캐소드 전극 사이에 개재되어 있는 플루오르화물(LiF) 또는 산화물(LiO₂)층으로 이루어진다.
- <31> 또한, 상기 캐소드 전극과 접지 라인 사이에는 절연막이 개재되어 있으며, 상기 절연막에 형성된 접지 콘택홀을 통하여 캐소드 전극과 접지 라인은 직접 접촉하고 있다.
- <32> 또한, 상기 목적을 달성하기 위한 본 발명에 따른 유기 전계발광 표시소자의 제조 방법은 투명한 기판을 준비하는 단계와; 상기 기판 전면에 걸쳐서 절연막(장벽층)을 형성하는 단계와; 상기 절연막 위에 액티브층, 게이트 전극 및 소스/드레인 전극들을 포함한 박막트랜지스터와 층간절연막을 사이에 두고 그 상하부에 스토리지 하부전극 및 파워 라인을 포함하고 있는 스토리지 커패시터 및 접지 라인을 형성하는 단계와; 상기 박막트랜지스터 및 스토리지 커패시터 상부에 드레인 전극 또는 소스 전극의 일부를 노출시키는 보호막을 형성하는 단계와; 상기 드레인 전극 또는 소스전극과 전기적으로 접속되는 유기 발광소자의 제 1전극을 형성한 후, 그 상부에 정공 주입층, 정공 수송층, 발광층, 전자 수송층을 형성하는 단계와; 상기 전자 수송층 상부에 접지 라인과 중첩되지 않도록 플루오르화물(LiF) 또는 산화물(LiO₂)층을 형성하는 단계와; 상기 플루오르화물(LiF) 또는 산화물(LiO₂)층 상부 및 기판 전면에 접지 라인과 직접 접촉하는 제 2전극을 형성하는 단계를 포함한다.

- <33> 이하, 도면을 참조하여 상기와 같은 본 발명에 대하여 상세히 설명하면 다음과 같다.
- <34> 도 3은 본 발명에 따른 유기 전계 발광 표시소자를 도시한 평면도이다.
- <35> 도면에 도시한 바와 같이, 본 발명의 유기 전계 발광 표시소자는 크게 각 화소에 게이트 신호를 인가하기 위한 주사 신호 입력부(102)와, 데이터 신호를 입력하기 위한 데이터 신호 입력부(103)와, 구동용 박막트랜지스터에 일정 전압을 인가하기 위한 파워 입력부(105)와, 실제 발광이 이루어지는 어레이부(109)와, 상기 어레이부(109) 전면에 걸쳐서 형성된 유기발광소자(미도시)의 캐소드 전극(108)과, 접지 콘택홀(106)을 통하여 상기 캐소드 전극(108)과 연결된 접지 라인(ground; 107) 및 상기 캐소드 전극(108)의 하부에 형성되고 상기 접지 라인(107) 및 캐소드 전극(108)이 중첩되는 영역을 제외한 캐소드 전극의 나머지 영역에 형성된 플루오르화물(LiF) 또는 산화물(LiO₂)층(104)을 포함하고 있다. 이때, 상기 캐소드 전극은 어레이부 전면 및 접지 라인(107)과 중첩되는 일부 영역에 걸쳐서 형성되어 있다.
- <36> 또한, 상기 캐소드 전극(108)과 접지 라인(107) 사이에는 절연막(미도시)이 개재되어 있으며, 상기 캐소드 전극(108)은 절연막(137a, 137b)에 형성된 접지 콘택홀(106)을 통하여 접지 라인(107)과 직접 연결된다.
- <37> 또한, 상기 어레이부(109)에는 단위 화소가 매트릭스 형태로 배치되어 있으며, 각각의 화소에는 구동용 박막트랜지스터와 스위칭용 박막트랜지스터 및 유기발광소자가 형성되어 있다.

<38> 도 4는 단위 화소가 매트릭스 배치된 상기 어레이부의 등가회로도를 나타낸 도면이다.

<39> 도면에 도시한 바와 같이, 상기 어레이부(109)에 도시된 단위화소는 그 확대 영역(A)에 도시한 바와 같이 게이트 신호를 공급하는 제 n 행의 게이트 라인(Gn)과, 데이터 신호를 공급하는 제 m 열의 데이터 라인(Dm) 및 파워 입력부(도 1참조)와 연결되어 전원 전압을 공급하는 제 m 열의 파워 라인(Pm)에 의해 구획된 영역에 제 1, 제 2 박막 트랜지스터(10, 20)가 구비되어 있다.

<40> 이때, 상기 게이트 라인(Gn)과 데이터 라인(Dm)은 서로 직교하고, 그 교차점 부근에 유기 발광소자(30) 및 그 유기 발광소자(30)를 구동하는 제 1, 제 2 박막트랜지스터(10, 20)가 구비된다.

<41> 여기서, 상기 제 1 박막트랜지스터(10)는 상기 게이트 라인(Gn)에 접속된 게이트 전극(11)과, 데이터 라인(Gm)에 접속되어 데이터 신호를 공급받는 소스 전극(12)과, 상기 제 2 박막트랜지스터(20)의 게이트 전극에 접속되는 드레인 전극(13)으로 구성되어, 상기 유기 발광소자(30)를 스위칭한다.

<42> 그리고, 상기 제 2 박막트랜지스터(20)는 상기 제 1 박막트랜지스터(10)의 드레인 전극(13)에 접속되는 게이트 전극(21)과, 상기 유기 발광소자(30)의 양극(+)에 접속되는 드레인 전극(22)과, 상기 파워 라인(Pm)에 접속되는 소스 전극(23)으로 구성되어, 상기 유기 발광소자(30)의 구동용 트랜지스터로 작용한다.

<43> 또한, 상기 유기 발광소자(30)는 일측 전극이 상기 파워 라인(Pm)에 접속되고, 타측 전극이 상기 제 1 박막트랜지스터(10)의 드레인 전극(13) 및 제 2 박막트랜지스터

(20)의 게이트 전극(21)에 공통 접속되는 캐패시터(40)가 구비된다. 파워 라인(Pm)은 패널의 외곽에 배치된 전원 전압 공급 라인(P)에 접속되어 있다. 즉, 유기 발광소자의 발광색에 상관없이 하나의 전원 공급 라인으로부터 분리된 파워 공급 라인들에 의해서 각각의 화소들에 전원 전압을 공급하게 된다.

<44> 상기 유기 발광소자(30)는 상기 제 2박막트랜지스터(20)의 드레인 전극(22)에 접속되는 애노드 전극(+)과, 접지 라인(107)에 접속된 캐소드 전극(-)과, 상기 애노드 전극(+)과 캐소드 전극(-) 사이에 삽입되어 형성된 유기 발광층(31)으로 구성되며, 유기 발광층(31)은 정공 수송층, 발광층 및 전자 수송층을 포함한다.

<45> 도 5는 상기 유기 발광소자(30)의 구조를 상세히 도시한 도면이다.

<46> 도면에 도시한 바와 같이, 유기 발광소자(30)는 애노드 전극(39)과, 상기 애노드 전극(39) 상에 형성되는 정공 주입층(hole injection layer; HIL)(34) 및 정공 수송층(hole transport layer; HTL)(32b)과, 상기 정공 수송층(32b) 위에 형성되는 유기 발광층(31)과, 상기 유기 발광층(31) 위에 형성되는 전자 수송층(electron transport layer; ETL)(32a)과, 그 위에 형성된 캐소드 전극(108)으로 이루어진다.

<47> 또한, 상기 캐소드 전극(108)과 전자 수송층(32a)의 사이에는 플루오르화물(LiF) 또는 산화물(Li₂O₂)등의 아주 얇은 막(104)이 개재되어 있으며, 상기 플루오르화물 또는 산화물막(Li₂O₂)(35)은 캐소드 전극(108)과 전자 수송층(32a)과의 경계면에서의 페르미 레벨(Fermi level)을 쉬프트(shift)시켜 캐소드 전극(108)으로부터의 전자주입을 더욱더 용이하게 하는 역할을 한다.

<48> 도 6은 도 4의 II-II를 따라 절단한 단면을 나타낸 도면이다.

- <49> 도면에 도시한 바와 같이, 그 단면을 보면, 투명한 기판(138) 전면에 걸쳐서 제 1 절연막(장벽층;137a)이 형성되어 있으며, 그 상부에 접지 라인(107)이 형성되어 있다. 상기 접지 라인(107)은 데이터 라인 또는 게이트 라인 형성시 함께 형성된다. 또한, 접지 라인(107)은 제 2절연막(137b) 상에 형성된 접지 콘택홀(106)을 통하여 유기 발광소자의 캐소드 전극(108)과 직접 접촉하고 있으며, 상기 캐소드 전극(108) 및 제 2절연막(137b) 사이에는 접지 라인(107)과 중첩되지 않도록 플루오르화물 또는 산화물과 같은 얇은 막(104)이 개재되어 있다.
- <50> 상기 플루오르화물 또는 산화물막(104)은 어레이 전면에 걸쳐서 형성되어 있으며, 상기 박막 트랜지스터의 캐소드 전극(108)은 어레이 전면에 형성될 뿐만 아니라 접지 콘택홀(106)에 의해 오픈된 접지 라인(107) 위에 형성되어, 상기 접지 라인(107)과 접속된다.
- <51> 따라서, 본 발명의 유기 전계 발광 표시소자는 도 2에 도시된 종래와 비교해 볼 때, 캐소드 전극(108)과 접지 라인(107) 사이에 위치하여 저항 역할을 하는 절연층 즉, 플루오르화물 또는 산화물막(104)이 제거되고, 상기 캐소드 전극(108)과 접지 라인(107)이 직접 접촉되어 있기 때문에 상기 플루오르화물 또는 산화물막(104)으로 인한 화질 저하를 막을 수가 있다.
- <52> 상기와 같이 본 발명에서는 플루오르화물 또는 산화물막과 캐소드 전극에 대하여 서로 다른 마스크를 사용함으로써, 상기 플루오르화물 또는 산화물막(104)이 접지 라인(107)과 중첩되지 않도록 형성할 수가 있다.

- <53> 이하, 도 7a내지 도 7f를 참조하여 박막트랜지스터, 유기발광소자 및 커패시터를 포함하고 있는 어레이 영역과 접지 라인과 캐소드 전극의 접속영역을 나누어서 본 발명에 따른 유기 전계 발광 표시소자의 제조방법에 대하여 상세히 설명한다.
- <54> 먼저, 도 7a에 도시한 바와 같이, 투명한 기판(200) 전면에 걸쳐서 실리콘 산화막을 증착하여 장벽층(201)을 형성한다. 상기 장벽층(201)은 기판(200)으로부터 이후 형성된 박막트랜지스터로의 불순물 유입을 방지하기 위해서 형성되는 것이다.
- <55> 이 후, 상기 장벽층(201) 상에 반도체층을 증착하고 패터닝하여 박막트랜지스터의 액티브층(220)과 커패시터의 하부전극(221)을 동시에 형성한다. 상기 액티브층(220)은 다결정 실리콘으로 이루어진 것으로 비정질 실리콘을 적층한 후, 레이저 열처리를 함으로써 형성한다.
- <56> 그 다음, 도 7b에 도시한 바와 같이, 상기 액티브층(220)의 중앙영역에 게이트 절연막(223)을 형성하고, 그 상부에 금속층을 증착한 후, 패터닝하여 박막트랜지스터의 게이트 전극(230)을 형성한다. 이때, 접지 라인을 함께 형성할 수도 있다.
- <57> 이후, 상기 박막트랜지스터의 게이트전극(230)을 마스크로 이용하여 상기 액티브층(220)의 가장자리에 붕소(B)와 같은 불순물이온을 주입함으로써, 소스 영역(223B) 및 드레인 영역(223A)을 형성한다.
- <58> 그 다음, 도 7c에 도시한 바와 같이 상기 박막트랜지스터의 게이트와 소스 영역(223B) 및 드레인 영역(223A), 그리고 커패시터의 하부전극(221)을 포함한 상부 전면 제1층간 절연막(225)을 형성한 후, 커패시터의 하부전극(221)에 대응하는 제1층간 절연

막(225) 상부에 파워 라인(240)을 형성하여 커패시터의 하부전극(221), 제1층간 절연막(225), 그리고 파워 라인(240)이 적층된 커패시터를 형성한다.

<59> 이후, 상기 파워 라인(240)을 포함한 제1층간 절연막(225)의 상부전면에 제2층간 절연막(227)을 형성한 다음 상기 소스영역(223B), 드레인 영역(223A), 그리고 파워 라인(240) 일부가 노출되도록 제1층간 절연막(225)과 제2층간 절연막(227)을 선택적으로 식각한다.

<60> 그리고, 상기 드레인 영역(223A)과 접속되는 드레인 전극(250)과 상기 노출된 소스 영역(223B)으로부터 파워 라인(240)까지 연장되며 상기 소스영역(223B)과 파워 라인(240)에 접속되는 소스 전극(260)을 형성한다. 이때, 접지 라인(207)도 함께 형성한다. 이때, 상기 소스/드레인 전극(260/250) 및 접지 라인(207)은 스퍼터링(sputtering)을 방법을 통하여 형성된다.

<61> 그 다음, 도 7d에 도시한 바와 같이, 도 7c의 상부전면에 BCB(BenzoCycloButene), 아크릴과 같은 유기물이나 SiN_x , SiO_x 와 같은 무기물을 증착하여 보호막(228)을 형성한 다음, 상기 드레인 영역(223A)과 접속되는 드레인 전극(250) 및 접지 라인(207)의 일부가 노출되도록 선택적으로 식각한다.

<62> 그 다음, 도 7e에 도시한 바와 같이, 상기 보호막(228) 상에 드레인 전극(250)과 접속되는 유기 발광소자의 애노드 전극(270)을 형성하고, 박막트랜지스터 및 커패시터를 포함하고 있는 보호막(228)에 제 3층간절연막(229)을 형성한 다음, 상기 애노드 전극(270) 상에 정공 주입층, 정공 수송층, 유기 발광층 및 전자 수송층을 순차적으로 적층하여 유기 발광층(272)을 형성한다. 이때, 상기 애노드 전극(270)은 ITO 또는 IZO와 같은 투명한 물질로 형성하는 것일 바람직하다.

- <63> 그 다음, 상기 전자 수송층 및 기관 상부에 플루오르화물 또는 산화물막(204)을 얇게 형성한다. 이때, 상기 플루오르화물 또는 산화물막(204)은 접지 라인(207)과 중첩되지 않도록 형성한다.
- <64> 계속해서, 도 7f에 도시한 바와 같이, 상기 플루오르화물 또는 산화물막(204) 상부 및 노출된 접지 라인(207) 상부에 상기 접지 라인(207)과 직접 접촉하는 유기 발광소자의 캐소드 전극(275)을 형성한다. 이때, 상기 캐소드 전극(275)으로 사용되는 금속물질은 알루미늄 또는 알루미늄 합금과 같이 빛의 반사율이 우수한 불투명한 금속이어야 한다. 이때, 상기 캐소드 전극(275)은 증착 장비(evaporator)를 통하여 형성된다.
- <65> 상기한 방법에서는 접지 라인(207)이 소스 전극(260) 공정시 함께 형성되거나, 파워 라인 또는 게이트 라인 형성시 함께 형성될 수도 있다.
- <66> 또한, 도면에 도시하지 않았지만, 상기 게이트 전극 형성시 게이트 라인 및 상기 게이트 라인과 연결되어 각 화소에 게이트 신호를 인가하기 위한 주사 신호 입력부가 함께 형성되고, 상기 파워 라인 형성시 박막 트랜지스터에 일정 전압을 인가하기 위한 파워 입력부가 함께 형성되며, 상기 소스/드레인 전극 형성시 데이터 라인 및 상기 데이터 라인에 데이터 신호를 인가하기 위한 데이터 신호 입력부가 형성된다.

【발명의 효과】

- <67> 상술한 바와 같이, 본 발명은 접지 라인과 유기 발광소자의 캐소드 전극 사이에 개재된 플루오르화물(LiF) 또는 산화물(LiO₂)층을 제거함으로써, 화질을 더욱 향상시킬 수가 있다.

【특허청구범위】**【청구항 1】**

어레이부와 접지 라인부로 이루어진 기판과;

상기 어레이부에 형성되고, 유기 발광층, 제 1전극 및 제 2전극을 포함 된 유기 발광부와;

상기 접지 라인부에 형성되어 상기 유기 발광부의 제 2전극과 접촉되는 접지라인과 ;

상기 어레이 영역의 제 1전극의 하부에 형성된 절연막을 포함하여 구성된 유기 전 계 발광 표시소자.

【청구항 2】

제 1 항에 있어서, 상기 제 1전극은 애노드 전극인 것을 특징으로 하는 유기 전 계 발광 표시소자.

【청구항 3】

제 1 항에 있어서, 상기 제 2전극은 캐소드 전극인 것을 특징으로 하는 유기 전 계 발광 표시소자.

【청구항 4】

제 1 항에 있어서, 상기 유기발광층은 전자수송층, 발광층, 정공 수송층 및 정공 주입층으로 형성되어 있는 것을 특징으로 하는 유기 전 계 발광 표시소자.

**【청구항 5】**

제 1 항에 있어서, 상기 절연막은 플루오르화물(LiF) 또는 산화물(LiO₂)로 이루어진 것을 특징으로 하는 유기 전계 발광 표시소자.

【청구항 6】

제 1항에 있어서, 상기 제 1전극은 어레이부에서 접지라인부로 돌출된 영역이 접지라인에 형성된 접지 컨택홀을 통하여 접지라인과 접촉된 것을 특징으로 하는 유기 전계 발광 표시소자.

【청구항 7】

제 1 항에 있어서, 상기 어레이부에 박막트랜지스터 및 커패시터를 추가로 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자.

【청구항 8】

제 7 항에 있어서, 상기 박막트랜지스터는 불순물이 고농도로 도핑된 소스 및 드레인 영역을 가지며 증각부분에 채널영역을 갖도록 형성된 액티브층과;

상기 액티브층의 채널영역 상에 게이트 절연막을 개재시켜 형성된 게이트 전극과;

상기 소스/드레인 영역과 전기적으로 연결되는 소스/드레인 전극으로 구성된 것을 특징으로 하는 유기 전계 발광 표시소자.

【청구항 9】

어레이부와 접지 라인부로 이루어진 기판을 준비하는 단계와;

상기 어레이부에 유기 발광층, 제 1전극 및 제 2전극으로 구성된 유기 발광부를 형성하는 단계와;

상기 접지 라인부에 상기 유기 발광부의 제 2전극과 접촉되는 접지라인을 형성하는 단계와;

상기 어레이 영역의 제 1전극의 하부에 플루오르화물(LiF) 또는 산화물(LiO₂)과 같은 절연막을 형성하는 단계를 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

【청구항 10】

상기 기판 전면에 걸쳐서 절연막을 형성하는 단계와;

상기 절연막 위에 액티브층, 게이트 전극 및 소스/드레인 전극들을 포함한 박막트랜지스터와 층간 절연막을 사이에 두고 그 상하부에 스토리지 하부전극 및 파워 라인을 포함하고 있는 스토리지 커패시터 및 접지 라인을 형성하는 단계와;

상기 박막트랜지스터 및 스토리지 커패시터 상부에 드레인 전극 또는 소스 전극의 일부를 노출시키는 보호막을 형성하는 단계와;

상기 드레인 전극 또는 소스전극과 전기적으로 접속되는 유기 발광소자의 제 1전극을 형성한 후, 그 상부에 정공 주입층, 정공 수송층, 발광층, 전자 수송층을 형성하는 단계와;

상기 전자 수송층 상부에 접지 라인과 중첩되지 않도록 플루오르화물(LiF) 또는 산화물(LiO₂)층을 형성하는 단계와;

상기 플루오르화물(LiF) 또는 산화물(LiO₂)층 상부 및 기판 전면에서 접지 라인과 직접 접촉하는 제 2전극을 형성하는 단계를 포함하는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

【청구항 11】

제 10항에 있어서, 상기 접지 라인은 파워 라인 형성시 함께 형성되는 것을 특징으로 하는 유기 전 계발광 표시소자.

【청구항 12】

제 10항에 있어서, 상기 접지 라인은 소스 및 드레인 전극 형성시 함께 형성 되는 것을 특징으로 하는 유기 전계 발광 표시소자의 제조방법.

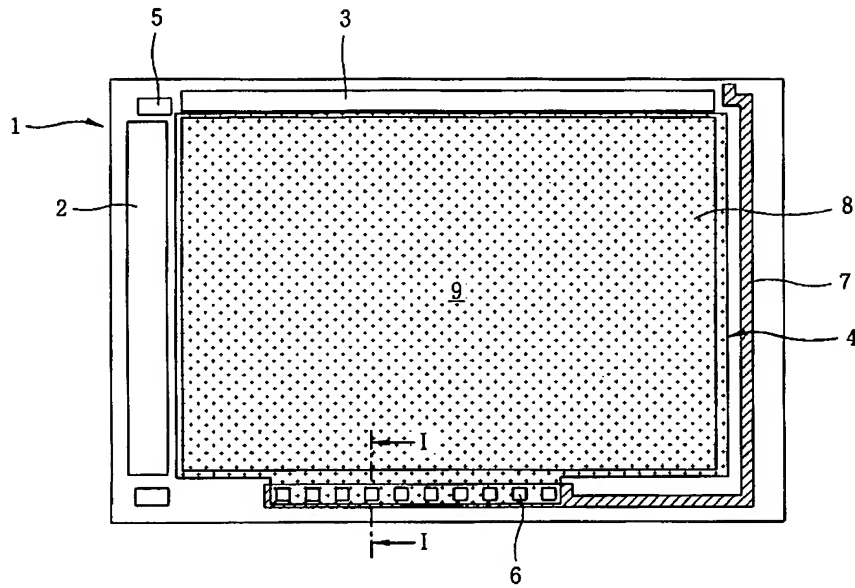


1020020046865

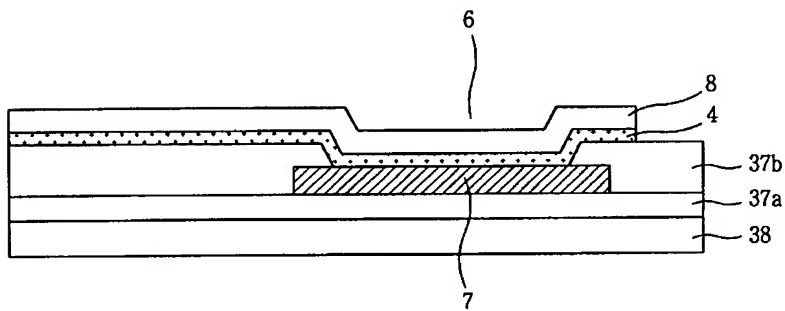
출력 일자: 2003/5/22

【도면】

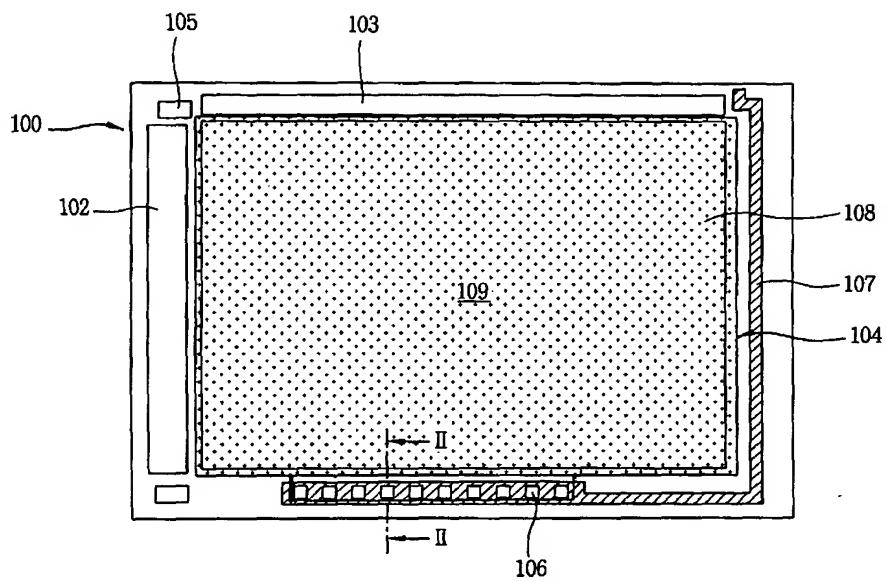
【도 1】



【도 2】

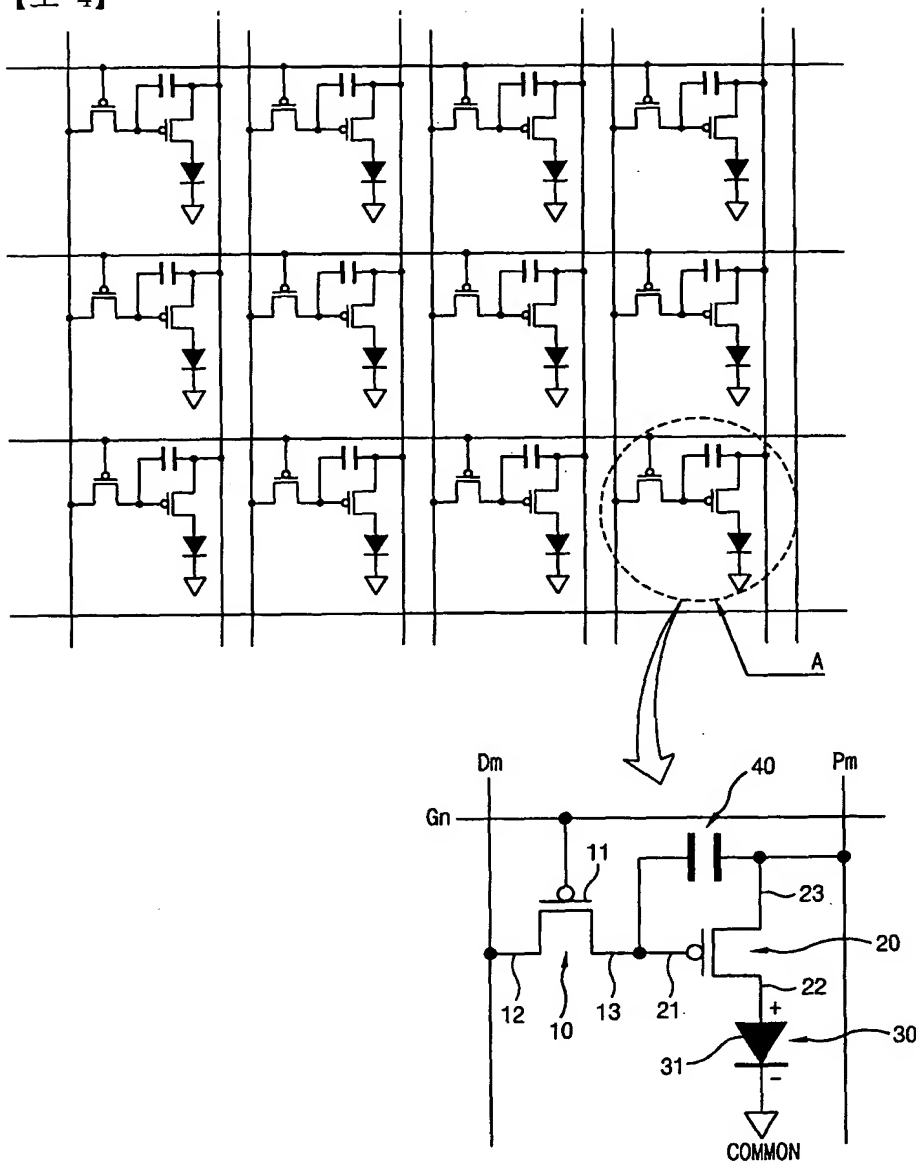


【도 3】

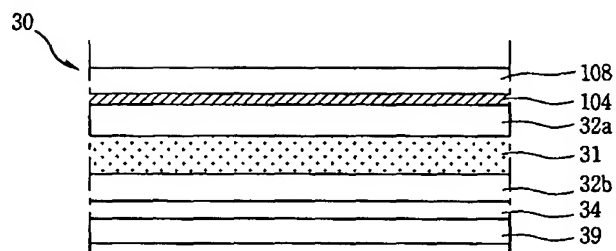




【도 4】

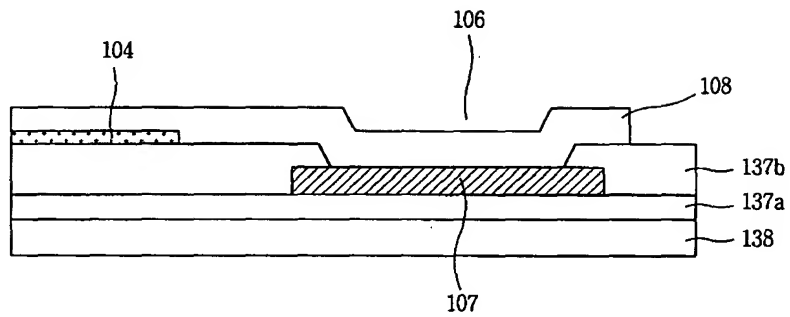


【도 5】

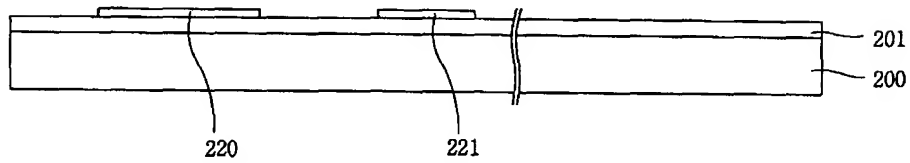




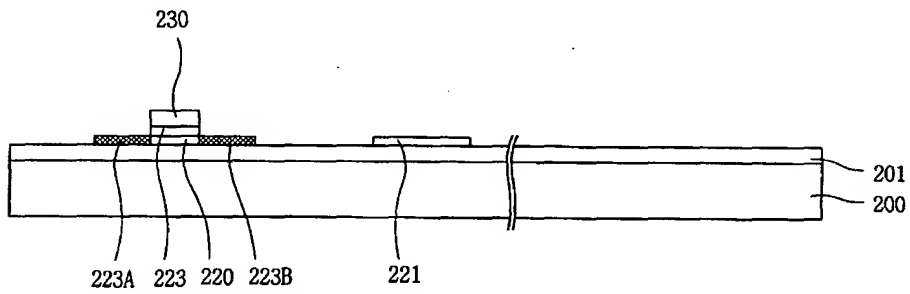
【도 6】



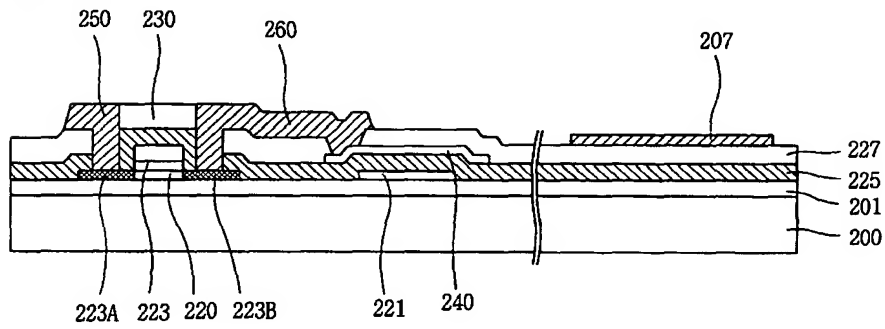
【도 7a】



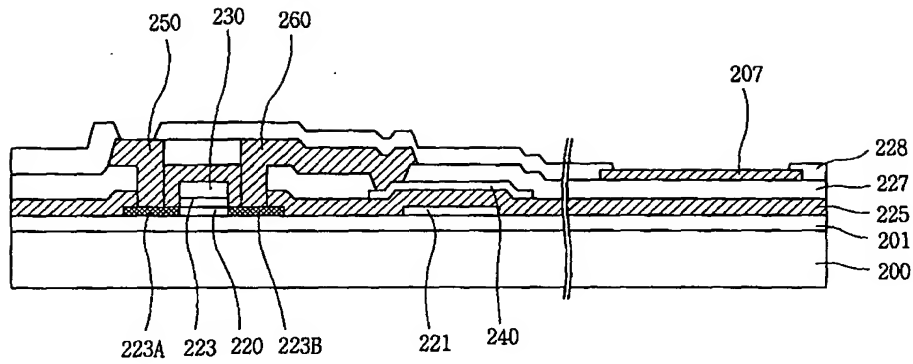
【도 7b】



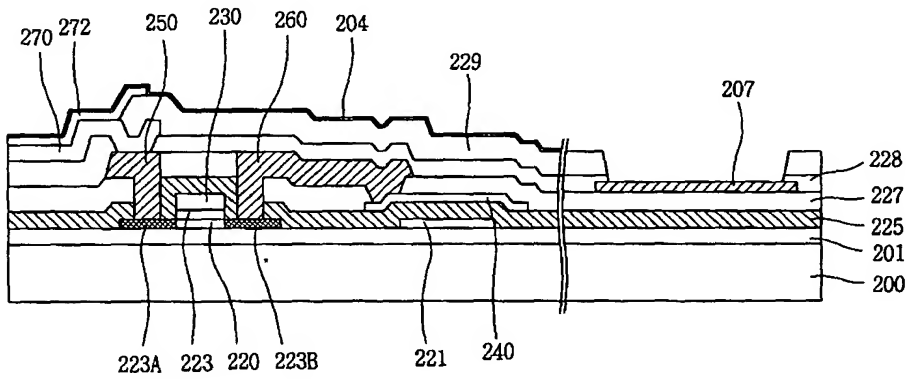
【도 7c】



【도 7d】



【도 7e】



【도 7f】

